

(19)日本国特許庁 (JP) (12) 公開特許公報 (A) (11)特許出願公開番号
特開平11-38054
(43)公開日 平成11年(1999)2月12日

(51)Int.Cl. ^b	識別記号	F I
G 0 1 R 27/28		G 0 1 R 27/28
35/00		35/00

審査請求 未請求 請求項の数1 O.L (全6頁)

(21)出願番号	特願平9-194188	(71)出願人	390005175 株式会社アドバンテスト 東京都練馬区旭町1丁目32番1号
(22)出願日	平成9年(1997)7月18日	(72)発明者	中山 喜和 東京都練馬区旭町1丁目32番1号 株式会社アドバンテスト内

(54)【発明の名称】 ネットワーク・アナライザのキャリブレーション方法

(57)【要約】

【課題】 ロード素子の反射係数を0と仮定することなく、既知の値として誤差要因を取得するネットワーク・アナライザの1ポートキャリブレーション方法。

【解決手段】 既知の反射係数を有するオープン素子とショート素子とロード素子を用い、その反射係数 A_{open} と A_{short} と A_{load} をメモリし、それぞれの素子を端子に交互に接続し、信号源より信号を送信し、その応答信号 $S11m$ を受信部で測定し、それぞれの測定値の $f(open)$ と $f(short)$ と $f(load)$ をメモリし、上記 A_{open} と A_{short} と A_{load} と $f(open)$ と $f(short)$ と $f(load)$ を用いて第一式に従って演算部で演算し、 E_d と E_r と E_s を求めてキャリブレーションを行う方法。

校正キットのopen素子の反射係数 ; $A_{open}=1 \times e^{\alpha}$
short素子の反射係数 ; $A_{short}=-1 \times e^{\beta}$
load素子の反射係数 ; $A_{load}=\rho$
をメモリする。

open素子を接続したときのS11mの測定値 ; $f(open)$
short素子を接続したときのS11mの測定値 ; $f(short)$
load素子を接続したときのS11mの測定値 ; $f(load)$
をメモリする。

$A_{open}, A_{short}, A_{load}$ 及び $f(open), f(short), f(load)$ を用いて、次式の第一式に従って演算し、 E_d, E_s, E_r を求める。

(第一式)

$$\begin{bmatrix} E_d \\ E_r - E_d - E_s \\ E_s \end{bmatrix} = \begin{bmatrix} 1 & A_{open} & A_{open}f(open) \\ 1 & A_{short} & A_{short}f(short) \\ 1 & A_{load} & A_{load}f(load) \end{bmatrix}^{-1} \begin{bmatrix} f(open) \\ f(short) \\ f(load) \end{bmatrix}$$

【特許請求の範囲】

【請求項1】 ネットワーク・アナライザの1ポートのキャリブレーションにおいて、既知の反射係数を有する校正キットを使用し、オープン素子の反射係数Aopenとショート素子の反射係数Ashortとロード素子の反射係数Aloadとをネットワーク・アナライザの記憶部にメモリし、オープン素子を端子に接続して測定したS11mの測定値*

$$\begin{bmatrix} Ed \\ Er - Ed \cdot Es \\ Es \end{bmatrix} = \begin{bmatrix} 1 & Aopen \\ 1 & Ashort \\ 1 & Aload \end{bmatrix}$$

* f(open)とショート素子を端子に接続して測定したS11mの測定値f(short)とロード素子を端子に接続して測定したS11mの測定値f(load)とをネットワーク・アナライザの記憶部にメモリし、上記の反射係数Aopen、Ashort、Aload、と上記の測定値f(open)、f(short)、f(load)、とを用い、数1の第一式に従って演算部で演算し、

【数1】

$$\begin{bmatrix} Aopen \cdot f(open) \\ Ashort \cdot f(short) \\ Aload \cdot f(load) \end{bmatrix}^{-1} \begin{bmatrix} f(open) \\ f(short) \\ f(load) \end{bmatrix}$$

…(第一式)

誤差要因Ed、Es及びErを求めてキャリブレーションを行うことを特徴とするネットワーク・アナライザのキャリブレーション方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、ネットワーク・アナライザ(Network Analyzer)のキャリブレーション方法に関する。

【0002】

【従来の技術】先ず、ネットワーク・アナライザについて一般的な説明をする。ネットワーク・アナライザは回路網や電子部品、電子材料の電気的諸量のうちの高周波の周波数特性を測定するものである。正弦波の微少電気信号を発生させてDUT(被測定物)に与え、その反射特性と伝送特性、つまり応答信号をSパラメータで測定し、解析する測定器である。応答信号は、一般に振幅と位相の情報を持つベクトル量であり、複素数である。そこで、この振幅と位相のベクトル量を解析する測定器をベクトル・ネットワーク・アナライザともいう。

【0003】ネットワーク・アナライザの内部構成は周知であるので省略し、Sパラメータ・テストセット内蔵の基本構成を図3に示す。図中、1はSパラメータ・テストセット内蔵ネットワーク・アナライザであり、2はDUT、3は信号源で一般に掃引発振器を用いる。4は受信部Aで、受信信号をミキサで受けて低周波に変換し、アナログ/デジタル変換(A/D)をし、直交検波を行って実数値Rと虚数値Xを求め1つの複素数として測定される。5は受信部Rで信号源3からの送信信号を測定する。6は受信部Bである。これら3つの受信部は信号源3から出力される周波数の信号を検波するように同期されている。

【0004】7は信号源3からの信号を分離するパワースプリッタで、一方の信号はRFスイッチ8を経てDUT2に与え、他方の信号は受信部R5に与えている。8のRFスイッチは信号源3からの出力信号を端子10₁のポート1から出力したり、端子10₂のポート2から出力したりするためのものである。9₁と9₂は端子1

0₁又は端子10₂からの応答信号を取り出すブリッジ若しくは方向性結合器である。このSパラメータ・テストセット内蔵ネットワーク・アナライザ1でDUT2のSパラメータを測定する。

【0005】図4を用いてSパラメータを簡単に説明する。測定周波数が高くなり測定系が集中定数的に扱えなくなってくると、図4(A)のように、回路網のパラメータとして入射波・反射波・伝送波を変数として定義し測定する。この定義された回路網のパラメータがSパラメータである。例えば、図4(B)に示すように、信号源3からDUT2のポート1に信号a₁を与え、ポート2は特性インピーダンスZ₀で終端しているとする。このときのS11はポート1における入射波a₁と反射波b₁の比、S11=b₁/a₁として定義され、ポート1における反射係数と呼ばれる。S21はポート1からポート2への伝送波b₂とポート1の入射波a₁の比、S21=b₂/a₁として定義され、ポート1からポート2への伝送係数あるいは透過係数と呼ばれる。S22、S21はポート2から信号a₂を与えポート1を特性インピーダンスZ₀で終端して測定したもので、S22=b₂/a₂、S12=b₁/a₂、と定義される。

【0006】図4(C)はこの関係式をマトリックスで表現したものである。図4(D)はSパラメータの内容の説明である。ネットワーク・アナライザ1は、こうして得られたSパラメータをDUT2のさまざまな特性に換算して表示する。例えば、振幅をdB換算して表示するLOGMAG表示、位相を表示するPHASE表示、群遅延時間のDELAY表示、定在波比のSWR表示、スマスチャートのSMITH表示、ポーラチャートのPOLAR表示等である。ところで、ネットワーク・アナライザ1によりDUT2の反射特性を測定しようとする場合、測定系の誤差によりDUT2の真の値を直接測定することができない。そこで、この誤差の原因を知り、適当なモデルを考えることにより測定値を補正することができる。

【0007】次に、本発明と関係ある従来のネットワーク・アナライザの測定について、図5を用いて以下説明する。図5(A)はネットワーク・アナライザでDUT

2の反射特性を測定する測定系である。信号源3からの信号をDUT2に与え、その反射波をブリッジ9で取り出し受信部A4で測定する。

【0008】図5(B)にこの場合の測定誤差要因を示す。つまり、測定系の方向性と周波数トラッキングとソース・マッチに主に起因する誤差である。方向性の誤差とは、DUT2に向かう入射信号とDUT2からの反射信号とをブリッジ9で分離しなければならないが、測定値S11mには順方向からのリーケージ、つまり漏れ信号が含まれており、これによる誤差である。周波数トラッキングによる誤差とは、測定系の周波数レスポンスの誤差である。ソース・マッチによる誤差とは、信号源側のインピーダンスと測定システム系のインピーダンスの整合が取れていない場合に、DUT2で反射した信号が信号源3側で再び反射してDUT2に戻り、再反射する。この再反射による誤差である。

【0009】これらを含めて1ポートの反射特性測定の誤差モデルは、図5(C)のようになる。ここでS11mは測定値、S11aは真値、E_d、E_r、E_sは誤差要因である。この誤差モデルを、説明は省略するがシグナル・フローラフで解いてS11mを求める、図5(D)で表現できる。変形して真値S11aを求める、図5(E)で表現できる。ここで未知数は、E_d、E_r、E_sの3つであるから、特性が既知の3つの標準デバイスを用いればこれらの未知数を求めることができる。

【0010】即ち、オープン(解放)、ショート(短絡)及びロード(標準負荷Z_o)の3つの状態をつくり、それぞれのときのS11mの測定値f(short)、f(open)及びf(load)の値を記録しておき、その値を用いて計算すると、DUT2の真の反射係数S11aを求めることができる。これをキャリブレーションという。つまり、キャリブレーションとは測定系の持つ誤差を予め測定しておき、演算でその影響を取り除くことである。

【0011】オープン、ショート及びロードの状態をつくるのに校正キットがある。一例を図6に示す。図6(A)は外観図であり、11はコネクタ、12は本体で*

$$\begin{bmatrix} E_s \\ E_r \end{bmatrix} = \begin{bmatrix} A_{short} \cdot [f(short) - f(load)] \\ A_{open} \cdot [f(open) - f(load)] \end{bmatrix}^{-1} \begin{bmatrix} f(short) - f(load) \\ f(open) - f(load) \end{bmatrix}$$

... (第二式)

【0015】図2に上述した従来のキャリブレーション方法のフローチャートを示す。校正キットのオープン素子とショート素子との反射係数のAopenとAshortをメモリする。ロード素子の反射係数を0と仮定して端子に接続し、信号源から信号を与え、その応答信号を測定すると、その測定値はS11m=f(load)=E_dとなり、E_dが求まる。同様に測定値f(open)とf(short)を測定し、メモリする。これらのAopenとAshortとf(open)とf(short)とを用いて第二式に従って演算し、E_s

*ある。図6(B)はオープン素子で端末13は開放されているが、浮遊容量C等が存在するので、位相の補正を加味して反射係数Aopenは($1 \times e^{j\alpha}$)である。図6(C)はショート素子で端末14は短絡され位相補正を加味して反射係数Ashortは($-1 \times e^{j\beta}$)である。図6(D)はロード素子で端末15は特性インピーダンスZ_oで終端され、反射係数は0と仮定している。特性インピーダンスZ_oは一般に50Ωや75Ωであることが多い。

10 【0012】従来のキャリブレーション方法を図2に示す。始めに校正キットのオープン素子の反射係数Aopen= $(1 \times e^{j\alpha})$ と、ショート素子の反射係数Ashort= $(-1 \times e^{j\beta})$ をネットワーク・アナライザ1の記憶部にメモリする。次に、ロード素子を無反射、つまり、反射係数=0と仮定して端子10iに接続し、その応答信号を受信部A4で測定する。そのS11mの測定値f(load)は、図5(D)の式から求め、

$$f(load) = S11m = E_d + \{E_r \cdot 0 / (1 - E_s \cdot 0)\} = E_d$$

20 となる。つまり、測定値f(load)=E_dであり、E_dが求まる。

【0013】次に、オープン素子を端子10iに接続し、その測定値f(open)を求めてメモリし、ショート素子を接続し、その測定値f(short)を求めてメモリする。ここで、

$$f(open) = f(load) + \{E_r \cdot Aopen / (1 - E_s \cdot Aopen)\}$$

$$f(short) = f(load) + \{E_r \cdot Ashort / (1 - E_s \cdot Ashort)\}$$

30 であるから、この2式を連立させることにより第二式を得る。測定値のf(open)とf(short)が求まると、反射係数のAopenとAshortとを用い、数2の第二式に従って演算し、E_sとE_rとを求める。

【0014】

【数2】

とE_rとを求めて、キャリブレーションを行う。

【0016】

【発明が解決しようとする課題】従来のキャリブレーション方法では、校正キットのロード素子を反射係数=0と仮定して行っていた。そこで、無反射ロード素子の開発に力をそいでいた。つまり、ロード素子が理想的と仮定するしか手がなく反射係数=0としていたが、現実には若干の反射がある。従って、このロード素子の理想的でない方がキャリブレーションにおける誤差となり、

若干の測定誤差を生じさせていた。

【0017】この発明は、ロード素子の反射係数を0と仮定せず、反射係数= ρ の既知の値とし、これより測定誤差を生じさせない誤差要因を取得するという、新たなキャリブレーションの方法を提供することを目的とする。

【0018】

【課題を解決するための手段】上記目的を達成するために、この発明は、既知の反射係数を有する校正キットを使用する。校正キットにはオープン素子とショート素子とロード素子の3種類の素子が準備されている。このそれぞれの素子の反射係数、つまり、オープン素子の反射係数Aopenとショート素子の反射係数Ashortとロード素子の反射係数Aloadとをネットワーク・アナライザの記憶部にメモリする。

【0019】次に、オープン素子をネットワーク・アナ*

$$\begin{bmatrix} Ed \\ Er - Ed \cdot Es \\ Es \end{bmatrix} = \begin{bmatrix} 1 & Aopen \\ 1 & Ashort \\ 1 & Aload \end{bmatrix}$$

$$\begin{bmatrix} Aopen \cdot f(open) \\ Ashort \cdot f(short) \\ Aload \cdot f(load) \end{bmatrix}^{-1} \begin{bmatrix} f(open) \\ f(short) \\ f(load) \end{bmatrix}$$

... (第一式)

【0022】

【発明の実施の形態】発明の実施の形態を実施例に基づき図面を参照して説明する。図1に本発明のキャリブレーション方法の一実施例のフローチャートを示す。校正キットの3つの素子の反射係数は、理想的にはオープン素子でAopen=1、ショート素子でAshort=-1、ロード素子でAload=0である。ところが、現実には理想的ではなく、若干の誤差がある。そこで事前に正確に測定するか、理論的に計算するか、補正済みのものを購入するかして補正值 α 、 β 、 ρ を明確にしておく。反射係数はオープン素子でAopen=(1×e^j α)、ショート素子でAshort=(-1×e^j β)、ロード素子でAload= ρ である。この反射係数をネットワーク・アナライザの記憶部にメモリさせる。

【0023】次に、これらの3つの素子を、図5(A)の入出力端子10iに交互に接続して信号源3より信号を与え、その応答信号を受信部A4で測定する。オープン素子を接続したときのS11mの測定値をf(open)とし、ショート素子を接続したときのS11mの測定値をf(short)、ロード素子を接続したときのS11mの測定値をf(load)として記憶部にメモリさせる。

【0024】ところで、図5(D)の式は、S11m=E d + {E r · S11a / (1-E s · S11a)}である。この式を変形すると、S11m=E d + S11a(E r - E d · E s) + S11a · S11m · E sとなる。ここで、S11mに上述した測定値を、S11aに反射係数を代入すると、次の3つの式を得る。

$$f(open) = E d + Aopen (E r - E d \cdot E s) + Aopen \cdot f(open) \cdot E s$$

* ライザの入出力端子に接続し、信号源より信号を送り、その応答信号を受信部A4若しくは受信部B6で測定する。その測定したS11mの測定値をf(open)とする。ショート素子を端子に接続して測定したS11mの測定値をf(short)とする。ロード素子を端子に接続して測定したS11mの測定値をf(load)とする。この測定したf(open)とf(short)とf(load)もネットワーク・アナライザの記憶部にメモリする。

【0020】次に、上記の反射係数Aopen、Ashort、Aload、と上記の測定値f(open)、f(short)、f(load)、とを用い、数1の第一式に従って演算部でEd、Es及びErを求めてキャリブレーションを行うものである。

【0021】

【数3】

$$f(short) = E d + Ashort (E r - E d \cdot E s) + Ashort \cdot f(short) \cdot E s$$

$$f(load) = E d + Aload (E r - E d \cdot E s) + Aload \cdot f(load) \cdot E s$$

この3つの式をマトリックス表示したのが、数1の第一式である。この3つの式を演算部で演算して、未知数のEd、Es及びErを求めることができる。つまり、Aload=0と仮定することなくキャリブレーションをすることができる。

【0025】

【発明の効果】以上詳細に説明したように、この発明は、ロード素子(別名ロードスタンダード)の反射係数が0、つまり理想的な無反射でなくとも、その値が既知であれば演算によってキャリブレーションが可能になった。よって、ロード素子の作製が容易になり、測定誤差の要因が無くなり、ネットワーク・アナライザの利用価値が高まった。この発明の技術的価値は大である。

【図面の簡単な説明】

【図1】本発明のキャリブレーション方法の一実施例のフローチャートである。

【図2】従来のキャリブレーション方法のフローチャートである。

【図3】Sパラメータ・テストセット内蔵ネットワーク・アナライザの一例の構成図である。

【図4】Sパラメータの説明図である。(A)は入射波・反射波・伝送波の説明図、(B)は個々のSパラメータの説明図、(C)はSパラメータの関係式、(D)は個々のSパラメータの説明である。

【図5】1ポート反射特性測定の説明図である。(A)

は構成図、(B)は測定誤差の説明図、(C)は誤差モデル図、(D)は測定値S11mの関係式、(E)は真値S11aの関係式である。

【図6】校正キットの説明図である。(A)は外観図、(B)はオープン素子、(C)はショート素子、(D)はロード素子である。

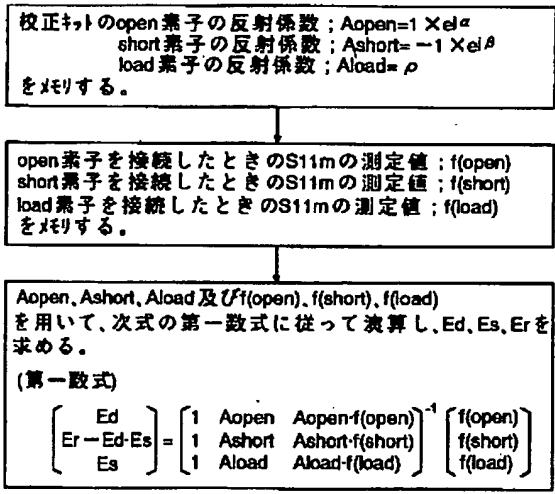
【符号の説明】

- 1 Sパラメータ・テストセット内蔵ネットワーク・アライザ
- 2 DUT (被測定物)
- 3 信号源
- 4 受信部A

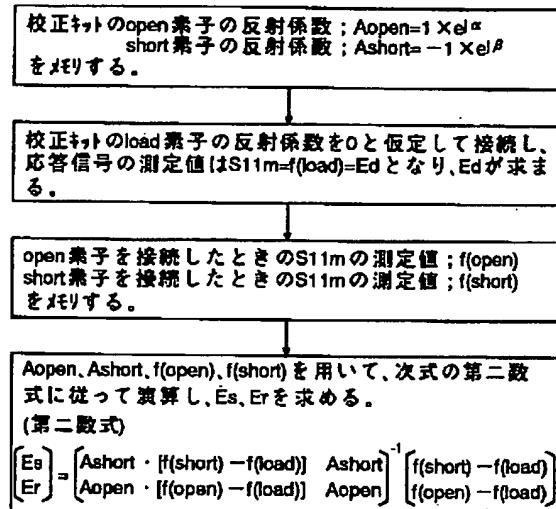
- * 5 受信部R
- 6 受信部B
- 7 パワースプリッタ
- 8 RFスイッチ
- 9 i, 91, 92 ブリッジ若しくは方向性結合器
- 10 i, 101, 102 端子
- 11 コネクタ
- 12 本体
- 13 オープン素子端末
- 10 14 ショート素子端末
- 15 ロード素子端末

*

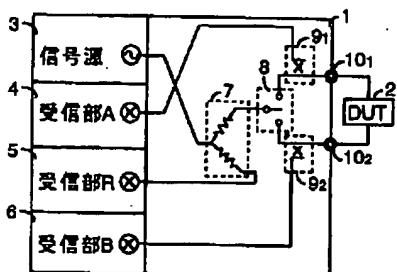
【図1】



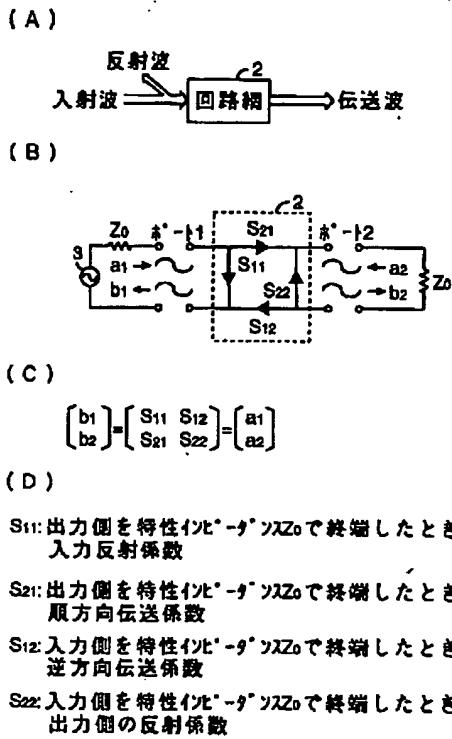
【図2】



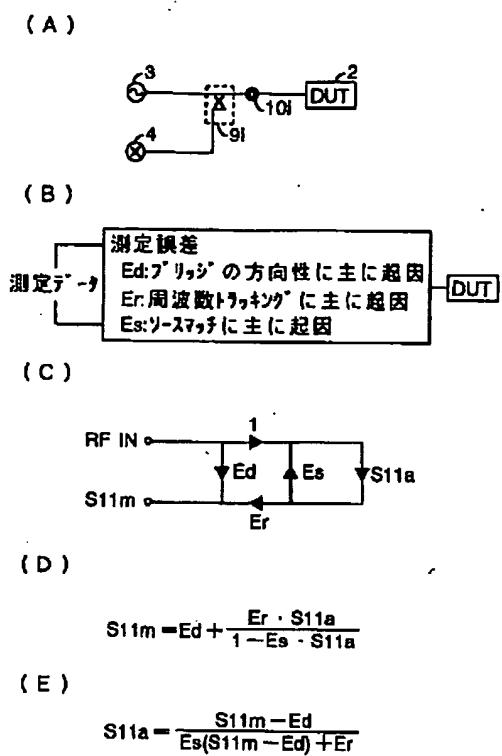
【図3】



【図4】



【図5】



【図6】

